

**Asignaturas:** Electrónica Digital (GITI)  
Complementos de Eca Digital (MEI)

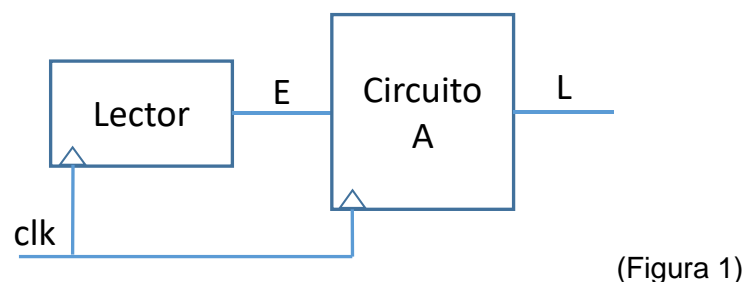
**Fecha:** 10/01/2017  
**Convocatoria:** Enero

### CUESTIÓN 1. (3 puntos)

Una cerradura electrónica de una puerta de seguridad se maneja con tarjetas que, al pasar por un lector, producen secuencias de cuatro bits de longitud por su salida serie (señal **E** en la fig. 1), síncronas con el reloj común de los dos bloques del sistema. El resto del tiempo, la señal **E** vale '0'. Las secuencias no se solapan.

Existen diferentes tipos de tarjetas. Todas ellas empiezan por '1' para saber cuándo empieza una secuencia. Tarjetas con la secuencia **1001** permiten abrir la puerta, lo cual se indica poniendo la señal **L** (*lock*) de la cerradura a '1'. Esta situación debe permanecer igual hasta que se detecte una tarjeta con la secuencia **1100**, con la que se debe cerrar la puerta (mediante **L**=0'), hasta que se vuelva a abrir de nuevo con la otra tarjeta, y así indefinidamente. Intentar abrir una puerta abierta, cerrar una puerta cerrada, o usar cualquier otra combinación proveniente del uso de cualquier otra tarjeta, no debe producir ningún efecto en **L**.

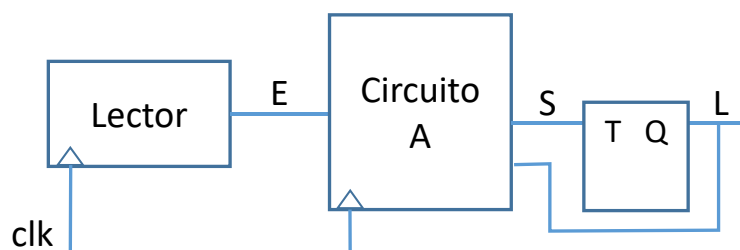
Se pide dibujar el diagrama de estados minimizado del circuito A de la figura.



### CUESTIÓN 2. (3 puntos)

Se quiere diseñar una versión alternativa al circuito de la cuestión anterior, haciendo que la señal **L** sea la salida de un biestable tipo T que se controla mediante la salida **S** del circuito B (ver figura 2). La señal **L**, a su vez, se realimenta sobre el circuito B. Se pide:

- Diagrama de estados minimizado para el **circuito B** de la figura.
- Diseño del circuito B mediante biestable(s) tipo D, un decodificador y la lógica adicional mínima necesaria.



**Cuestión 3 por la cara de atrás**

**CUESTIÓN 3. (4 puntos)**

Tras instalar cerraduras como las anteriores, se vio que muchas personas entraban en horas a las que no les correspondía. Se decidió cambiar el circuito mediante las siguientes modificaciones sustanciales:

- Usar tarjetas diferentes para identificar a cada uno de los cuatro posibles usuarios con derecho a abrir la puerta. Los usuarios poseen tarjetas con clave **11X<sub>1</sub>X<sub>0</sub>**, donde los dos bits últimos, **X<sub>1</sub>X<sub>0</sub>** cualesquiera, identifican al usuario.
- La tarjeta con clave **1001**, al igual que antes, cierra una puerta abierta, pero además existe un tercer tipo de tarjeta, con clave **1010**, cuya misión es bloquear y desbloquear alternativamente la puerta. Cuando la puerta se bloquea, la puerta sólo debe responder a la misma tarjeta, para desbloquearla, y así sucesivamente.
- Un usuario con tarjeta **11XX** que intente abrir la puerta mientras ésta se encuentre bloqueada, quedará registrado en una memoria, indicando que ha hecho uno o más accesos indebidos, para cada usuario.

Para esta funcionalidad nueva, se decide descomponer el circuito en tres bloques diferentes:

1. Un detector de múltiples secuencias diferentes, inspirado en un registro de desplazamiento, que indique tarjetas de usuario, mostrando **X<sub>1</sub>X<sub>0</sub>** junto a una señal de validación **U** de un pulso de un ciclo de reloj de duración (cuando **U** = '1', **X<sub>1</sub>X<sub>0</sub>** muestran un usuario válido, y **U**= '0' en los demás casos), una señal **C** que indica con un pulso de una tarjeta de cierre, y otra señal **B**, también activa mediante un pulso, que indica el uso de una tarjeta de bloqueo.
2. Una memoria que almacene el intento de acceso de cada uno de los usuarios mientras la puerta se encontraba bloqueada. La memoria se puede leer externamente y reiniciarse mediante mecanismos no relacionados con esta cuestión de examen.
3. Un circuito secuencial adicional, que lea las señales **U**, **C** y **B** (todas de un pulso de un ciclo de reloj cuando están activas), y genere la señal **L** (**L** a '1' cuando la puerta está abierta, y '0' cuando está cerrada o bloqueada), un indicador que maneja una luz roja mediante una señal **R** que se activa mientras la puerta esté bloqueada, y las señales necesarias para manejar la memoria mencionada en el apartado 2.

Se pide:

- a) Dibujar el esquema del circuito 1
- b) Esquema interno de cómo se podría construir la memoria mencionada en el apartado 2
- c) Diagrama de estados minimizado del circuito 3

**Duración del examen: 1h45min**